

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-218431
(P2003-218431A)

(43) 公開日 平成15年7月31日 (2003.7.31)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 L 43/12		H 0 1 L 43/12	2 G 0 1 7
G 0 1 R 33/09		43/08	Z
H 0 1 L 43/08		G 0 1 R 33/06	R

審査請求 未請求 請求項の数 3 O L (全 12 頁)

(21) 出願番号 特願2002-11281(P2002-11281)

(22) 出願日 平成14年1月21日 (2002.1.21)

(71) 出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(72) 発明者 内藤 寛

静岡県浜松市中沢町10番1号ヤマハ株式会
社内

(74) 代理人 100075074

弁理士 伊沢 敏昭

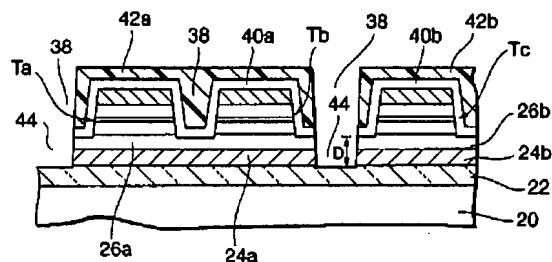
Fターム(参考) 2G017 AA01 AD55 AD65

(54) 【発明の名称】 磁気トンネル接合素子の製法

(57) 【要約】

【課題】 磁気トンネル接合素子 (TMR素子) の製法において、製造歩留りを向上させる。

【解決手段】 基板20の絶縁膜22上に下から順に第1の導電材層、反強磁性層、第1の強磁性層、トンネルバリア層、第2の強磁性層及び第2の導電材層を形成した後、第1の強磁性層 (又は反強磁性層) から第2の導電材層までの積層に選択エッチング処理を施して分離溝38を形成する。溝38の側壁から堆積物を除去した後、溝38で分離された磁気トンネル接合部を覆って保護用絶縁膜を形成し、この絶縁膜と第1の導電材層及び反強磁性層の積層 (又は第1の導電材層の単層) とにレジスト層42a、42bを選択マスクとする選択エッチング処理を施して分離溝44を形成し、磁気トンネル接合部に対応したTMR素子Ta~Tcを得る。各TMR素子において、トンネルバリア層の端部が40a等の絶縁材で覆われるため、電気的な短絡やリーク等を防止できる。



【特許請求の範囲】

【請求項1】基板の絶縁性の一面に導電材層を介して磁気トンネル接合積層を形成する工程であって、前記導電材層の上に下から順に反強磁性層、第1の磁性層、トンネルバリア層及び第2の磁性層を重ねて前記磁気トンネル接合積層を形成するものと、前記磁気トンネル接合積層に所望の素子パターンに従って第1の選択エッチング処理を施して前記磁気トンネル接合積層を前記反強磁性層に達するまでエッチングすることにより前記第1の磁性層、前記トンネルバリア層及び前記第2の磁性層の各々の残存部分からなる磁気トンネル接合部を形成する工程と、前記磁気トンネル接合部において前記トンネルバリア層の端部に前記第1の選択エッチング処理の際に堆積した堆積物を除去する工程と、前記堆積物を除去した後、前記磁気トンネル接合部と前記反強磁性層の露呈部とを覆って保護用絶縁膜を形成する工程と、前記磁気トンネル接合部と前記反強磁性層の露呈部とを所望の電極パターンに従って覆うように前記保護用絶縁膜の上にレジスト層を形成する工程と、前記レジスト層を選択マスクとする第2の選択エッチング処理を前記保護用絶縁膜と前記導電材層及び前記反強磁性層の積層とに施すことにより該積層の残存部分からなる電極層を前記磁気トンネル接合部の下に形成する工程と、前記電極層を形成した後、前記レジスト層を除去する工程とを含む磁気トンネル接合素子の製法。

【請求項2】基板の絶縁性の一面に導電材層を介して磁気トンネル接合積層を形成する工程であって、前記導電材層の上に下から順に反強磁性層、第1の磁性層、トンネルバリア層及び第2の磁性層を重ねるか又は前記導電材層の上に下から順に第1の磁性層、トンネルバリア層、第2の磁性層及び反強磁性層を重ねて前記磁気トンネル接合積層を形成するものと、前記磁気トンネル接合積層に所望の素子パターンに従って第1の選択エッチング処理を施して前記磁気トンネル接合積層を前記導電材層に達するまでエッチングすることにより前記磁気トンネル接合積層の残存部分からなる磁気トンネル接合部を形成する工程と、前記磁気トンネル接合部において前記トンネルバリア層の端部に前記第1の選択エッチング処理の際に堆積した堆積物を除去する工程と、前記堆積物を除去した後、前記磁気トンネル接合部と前記導電材層の露呈部とを覆って保護用絶縁膜を形成する工程と、前記磁気トンネル接合部と前記導電材層の露呈部とを所望の電極パターンに従って覆うように前記保護用絶縁膜の上にレジスト層を形成する工程と、前記レジスト層を選択マスクとする第2の選択エッチン

グ処理を前記保護用絶縁膜と前記導電材層とに施すことにより前記導電材層の残存部分からなる電極層を前記磁気トンネル接合部の下に形成する工程と、前記電極層を形成した後、前記レジスト層を除去する工程とを含む磁気トンネル接合素子の製法。

【請求項3】前記レジスト層を除去した後、前記保護用絶縁膜及び前記電極層からレジスト残渣を除去する工程を更に含む請求項1又は2記載の磁気トンネル接合素子の製法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、磁気センサ等に用いられる磁気トンネル接合素子の製法に関するものである。この後の説明では、磁気トンネル接合素子をTMR素子と略記する。

【0002】

【従来の技術】従来、複数のTMR素子を備えた磁気センサの製法としては、図18～23に示すものが提案されている（例えば、本願と同一出願人の出願に係る特願平11-368776号参照）。

【0003】図18の工程では、シリコン基板1の表面を覆う酸化シリコン膜2の上に下電極層としてのCr層3と、反強磁性層としてのRh-Mn合金層4と、下強磁性層としてのNi-Fe合金層5とを順次に重ねてスパッタ法で形成した後、Ni-Fe合金層5の上にAl層を形成して酸化することによりトンネルバリア層としてのアルミナ層6を形成し、アルミナ層6の上に上強磁性層としてのNi-Fe合金/Co積層（Coが下層）7と、上電極層としてのMo層8とを順次に重ねてスパッタ法で形成する。Mo層8の上には、それぞれ図13の26a、26bに示すような四辺形状のパターンを有するレジスト層9a、9bを周知のホトリソグラフィ処理により形成する。

【0004】次に、図19の工程では、レジスト層9a、9bをマスクとする選択的イオンミリング処理により層3～8の積層に分離溝10を酸化シリコン膜2に達するように形成することにより該積層を層3～8の部分3a～8aからなる第1の積層部分と層3～8の部分3b～8bからなる第2の積層部分とに分離する。この後、レジスト層9a、9bを除去する。

【0005】図19のイオンミリング工程では、図24に示したように分離溝10の側壁に側壁堆積膜DP₁が形成される。側壁堆積膜DP₁は、レジスト層9a、9bがイオンミリングにより削られて生ずるレジスト変性成分（有機物）を多量に含むもので、その他にも層3a～5a、7a、8aの金属成分や酸化シリコン膜2の構成成分等を含んでいる。

【0006】図19のレジスト除去工程では、レジスト層9a、9bに対してO₂プラズマによるアッシング処理を施した後、有機剥離液を用いて剥離処理を施す。し

かし、このような処理を施しても、側壁堆積膜DP₁を完全に除去するのは困難であり、しかもレジスト残渣R₁、R₂が残留する。レジスト残渣R₁、R₂は、レジスト層9a、9bに由来するレジスト変性成分の他に、金属成分やSiO₂等の成分を含んでいるため、有機溶媒等を用いるレジスト除去処理によって完全に除去するのが困難である。

【0007】図20の工程では、図19の工程で得られた第1及び第2の積層部分の上にそれぞれレジスト層9c、9d及びレジスト層9eをホトリソグラフィ処理により形成する。レジスト層9c、9d、9eのパターンは、図13のTa、Tb、Tcに示すような四辺形状のパターンとする。

【0008】図21の工程では、レジスト層9c～9eをマスクとする選択的イオンミリング処理（又は選択的ウェットエッチング処理）により第1及び第2の積層部分に分離溝12を層部分4a、4bに達するように形成することによりTMR素子Ta、Tb、Tcを得る。TMR素子Taは、分離溝10で囲まれた層3、4の部分3a、4aと分離溝12で囲まれた層5～8の部分5a₁～8a₁との積層からなり、TMR素子Tbは、分離溝10で囲まれた層3、4の部分3a、4aと分離溝12で囲まれた層5～8の部分5a₂～8a₂との積層からなる。層部分3a、4aの積層は、TMR素子Ta、Tbに共通の電極層であり、TMR素子Ta、Tbを相互接続している。TMR素子Tcは、分離溝10で層部分3a、4aから分離された層3、4の部分3b、4bと分離溝12で囲まれた層5～8の部分5b～8bとの積層からなる。イオンミリング処理の後、レジスト層9c～9eを除去する。

【0009】図21のイオンミリング工程では、図19の工程に関して前述したと同様にして図25に示すように分離溝10、12の側壁に側壁堆積膜DP₂、DP₃が形成される。そして、図21のレジスト除去工程では、図19の工程に関して前述したと同様にしてアッシング処理及び有機剥離液処理を行なうが、このようにしても、側壁堆積膜DP₂、DP₃を完全に除去するのが困難であり、しかもレジスト残渣R₃～R₆が残留する。側壁堆積膜DP₂、DP₃は、レジスト層9c～9eがイオンミリングにより削られて生ずるレジスト変性成分（有機物）を多量に含むもので、その他にも層3a～5a、7a、8aの金属成分及び酸化シリコン膜2の構成成分等を含んでおり、特に酸化シリコン膜2の構成成分を含むことでレジスト除去工程での除去が困難になっている。レジスト残渣R₃～R₆は、レジスト層9c～9eに由来するレジスト変性成分を主体とするものである。なお、図21のレジスト除去工程では、分離溝12の側壁において側壁堆積膜DP₂がない個所にレジスト残渣が残留することもある。

【0010】図22の工程では、TMR素子Ta～Tc

及び分離溝10、12を覆って基板上面にスパッタ法により層間絶縁膜としての酸化シリコン膜13を形成する。そして、選択的イオンミリング処理によりTMR素子Ta～TcのMo層8a₁、8a₂、8bにそれぞれ対応する接続孔13a～13cを酸化シリコン膜13に形成する。

【0011】図23の工程では、酸化シリコン膜13の上に接続孔13a～13cを覆ってAlをスパッタ法で被着した後、その被着層を選択的イオンミリング処理によりパターニングして配線層としてのAl層14a、14bを形成する。Al層14aは、接続孔13aを介してTMR素子TaのMo層8a₁に接続され、Al層14bは、接続孔13b、13cを介してTMR素子Tb、TcのMo層8a₂、8bを相互接続する。この結果、TMR素子Ta～Tcは、直列接続されたことになる。

【0012】

【発明が解決しようとする課題】上記した従来技術によると、次の(a)、(b)のような問題点がある。

【0013】(a)分離溝12の側壁に側壁堆積膜DP₂やレジスト残渣が残留すると、トンネルバリア層6aの上下の金属層間で電気的な短絡やリークが生ずる原因となり、歩留りの低下や素子特性の劣化を招く。また、図24、25に示したようにレジスト残渣R₁～R₆が残留すると、パーティクル発生の原因となり、歩留りの低下を招く。

【0014】(b)図21のイオンミリング工程で分離溝12を形成する際に分離溝10の底部で酸化シリコン膜がエッチングされるため、分離溝10の深さDがエッチング分だけ増大し、分離溝10の段差が急峻となる。このため、図22の工程でスパッタ法により酸化シリコン膜13を形成すると、分離溝10の開口端近傍で膜欠陥が生じやすく、図23の工程でAl層14bを形成すると、Al層14bと層部分4aとが膜欠陥を介して短絡する不良を生ずることがある。なお、スパッタ法に比べて段差被覆性が良好なCVD（ケミカル・ベーパー・デポジション）法は、膜欠陥は生じないものの、400℃程度の処理となり、TMR素子が高温に弱いため、酸化シリコン膜13の形成に適していない。

【0015】上記(a)の問題点に対処する方法としては、酸又はアルカリ等の溶液により側壁堆積膜やレジスト残渣を除去する処理が考えられる。しかし、このような処理は、極めて薄いトンネルバリア層にダメージを与えたり、トンネルバリア層の上下の金属層をエッチングして形状悪化を招いたりするので、得策でない。また、レジスト変性成分を含む側壁堆積膜を有機溶媒等を用いて除去する処理では、人体や環境に有害な物質を使用しなければならず、有機廃液の処理のためにコスト上昇を招く。

【0016】上記(a)の問題点に関してTMR素子の

リーク電流を低減する方法としては、磁気トンネル接合積層を選択的イオンミリング処理によりパターンニングしてTMR素子を形成する際に酸化性又は窒化性雰囲気中でイオンミリングを行なうことによりTMR素子の側壁に酸化物又は窒化物からなる絶縁層を形成するものが知られている（例えば、特開2001-52316号公報参照）。このようなイオンミリング処理を図21の工程で採用した場合、エッチング終点の検出に困難を伴うという問題点がある。すなわち、図21のイオンミリング処理では、エッチング終点検出法としてプラズマ発光測定法を用いることが多い。この方法を用いた場合、反強磁性層としてのRh-Mn合金層4a、4bの構成原子に基づく発光を検出してイオンミリングを停止する。酸化性又は窒化性雰囲気中でイオンミリングを行なう場合、酸素又は窒素を含まない雰囲気中でイオンミリングを行なう場合に比べてエッチレートが低下するため、単位時間当りの励起原子の発生量が減少し、発光検出に必要な信号強度が低下する。このため、エッチング終点の検出精度が低下し、アンダーエッチングによりTMR素子Tb、Tc間の短絡を招いたり、オーバーエッチングによりTMR素子Ta、Tb間で接続抵抗の増大（更には断線）を招いたりする。その上、図21の工程の前に分離溝10を形成しておく、図21の工程においてRh-Mn合金層4a、4bの露出面積が分離溝10に相当する分だけ減少するため、発光検出に必要な信号強度は更に低下することになる。従って、エッチング終点の検出が一層困難となり、アンダーエッチング又はオーバーエッチングが一層発生しやすくなる。

【0017】上記(b)の問題点に対処する方法としては、図21対応のイオンミリング工程の後、図19対応のイオンミリング工程を実施する方法が提案されている（例えば、本願と同一出願人の出願に係る特開2001-288809号参照）。この方法によれば、分離溝12を形成した後、分離溝10を形成することになるので、分離溝10の段差を低くすることができ、層間絶縁膜（酸化シリコン膜13に対応）の膜欠陥に基づく配線の短絡不良を防止することができる。また、図21対応のイオンミリング工程において分離溝10がない分だけ発光検出に必要な信号強度を増大させることができる。

【0018】しかしながら、イオンミリングの選択マスクとしてレジスト層（レジスト層9a～9eに対応）を用いるので、上記(a)と同様の問題点を免れない。例えば、図21対応のイオンミリング工程では、図25に示すように分離溝12の側壁に側壁堆積膜DP₂が形成されたり、図21対応のレジスト除去工程では、側壁堆積膜DP₂やレジスト残渣R₃～R₅が残留したりする。また、図19対応のイオンミリング工程に先立って選択マスクとしてのレジスト層を形成する工程では、分離溝12の側壁にレジスト等が付着して汚染を招くことがある。さらに、図19対応のイオンミリング工程で

は、図25に示すように分離溝10の側壁に側壁堆積膜DP₃が形成されたり、図19対応のレジスト除去工程では、側壁堆積膜DP₃やレジスト残渣R₆が残留したり、分離溝12の側壁において側壁堆積膜DP₂がない個所にレジスト残渣が残留したりする。従って、トンネルバリア層6aの上下の金属層間で電気的な短絡やリークが起こりやすい。

【0019】この発明の目的は、上記のような問題点を解決し、高い製造歩留りを得ることができる新規なTMR素子の製法を提供することにある。

【0020】

【課題を解決するための手段】この発明に係るTMR素子の製法は、基板の絶縁性の一主面に導電材層を介して磁気トンネル接合積層を形成する工程であって、前記導電材層の上に下から順に反強磁性層、第1の磁性層、トンネルバリア層及び第2の磁性層を重ねて前記磁気トンネル接合積層を形成するものと、前記磁気トンネル接合積層に所望の素子パターンに従って第1の選択エッチング処理を施して前記磁気トンネル接合積層を前記反強磁性層に達するまでエッチングすることにより前記第1の磁性層、前記トンネルバリア層及び前記第2の磁性層の各々の残存部分からなる磁気トンネル接合部を形成する工程と、前記磁気トンネル接合部において前記トンネルバリア層の端部に前記第1の選択エッチング処理の際に堆積した堆積物を除去する工程と、前記堆積物を除去した後、前記磁気トンネル接合部と前記反強磁性層の露呈部とを覆って保護用絶縁膜を形成する工程と、前記磁気トンネル接合部と前記反強磁性層の露呈部とを所望の電極パターンに従って覆うように前記保護用絶縁膜の上にレジスト層を形成する工程と、前記レジスト層を選択マスクとする第2の選択エッチング処理を前記保護用絶縁膜と前記導電材層及び前記反強磁性層の積層とに施すことにより該積層の残存部分からなる電極層を前記磁気トンネル接合部の下に形成する工程と、前記電極層を形成した後、前記レジスト層を除去する工程とを含むものである。

【0021】この発明のTMR素子の製法によれば、第1の磁性層、トンネルバリア層及び第2の磁性層を含む積層に第1の選択エッチング処理を施して磁気トンネル接合部を形成した後、トンネルバリア層の端部に第1の選択エッチング処理の際に堆積した堆積物を除去してから磁気トンネル接合部と反強磁性層の露呈部とを覆って保護用絶縁膜を形成するので、磁気トンネル接合部の側壁（特にトンネルバリア層の端部）において保護用絶縁膜の下にエッチング生成物等が残留するのを防ぐことができる。また、保護用絶縁膜の上にレジスト層を形成する際には、磁気トンネル接合部が保護用絶縁膜で覆われるため、磁気トンネル接合部の側壁（特にトンネルバリア層の端部）にレジスト等が付着するのを防ぐことができる。さらに、レジスト層を選択マスクとする第2の工

エッチング処理により電極層を形成する際には、磁気トンネル接合部が保護用絶縁膜で覆われるため、磁気トンネル接合部の側壁（特にトンネルバリア層の端部）にエッチング生成物等が直接付着するのを防ぐことができる。従って、磁気トンネル接合部の側壁においてトンネルバリア層の上下の金属層がエッチング生成物等により接続されることがなくなり、電気的な短絡やリークを防止することができる。

【0022】この発明のTMR素子の製法においては、第1の変形例として、次のような変更を加えてもよい。すなわち、磁気トンネル接合部を形成する工程では、磁気トンネル接合積層に所望の素子パターンに従って第1の選択エッチング処理を施して磁気トンネル接合積層を導電材層に達するまでエッチングすることにより磁気トンネル接合積層の残存部分からなる磁気トンネル接合部を形成してもよい。この場合、保護用絶縁膜は、磁気トンネル接合部と導電材層の露呈部とを覆うように形成し、電極層を形成する工程では、導電材層にレジスト層を選択マスクとする第2の選択エッチング処理を施すことにより導電材層の残存部分からなる電極層を形成する。このようにすると、この発明のTMR素子の製法に関して前述したと同様の作用効果が得られる。その上、電極層が導電材層の単層で構成されるため、導電材層と反強磁性層との積層で構成される場合に比べて電極層の端部での段差を低くすることができる。

【0023】この発明のTMR素子の製法において第1の変形例を採用した場合には、第2の変形例として、次のような変更を加えてもよい。すなわち、磁気トンネル接合積層を形成する工程では、導電材層の上に下から順に第1の磁性層、トンネルバリア層、第2の磁性層及び反強磁性層を重ねて磁気トンネル接合積層を形成してもよい。この場合、他の工程は、この発明のTMR素子の製法及び第1の変形例に関して前述したと同様に実行する。このようにすると、この発明のTMR素子の製法及び第1の変形例に関して前述したと同様の作用効果が得られる。

【0024】この発明のTMR素子の製法においては、レジスト層を除去した後、保護用絶縁膜及び電極層からレジスト残渣を除去するようにしてもよい。このことは、第1又は第2の変形例を採用した場合についても同様である。レジスト残渣は、希フッ酸等を用いる薬液処理で簡単に除去することができる。このようにすると、パーティクルの発生が抑制され、歩留りの向上が可能になる。

【0025】

【発明の実施の形態】図1～9は、この発明の一実施形態に係るTMR素子を備えた磁気センサの製法を示すもので、各々の図に対応する工程（1）～（9）を順次に説明する。

【0026】（1）例えばシリコンからなる半導体基板

20の表面に熱酸化法により酸化シリコンからなる絶縁膜22を形成する。表面に絶縁膜22を形成した半導体基板20の代りに、ガラス又は石英等からなる絶縁性基板を用いてもよい。次に、絶縁膜22の上には、スパッタ法によりCrからなる導電材層24を10～30nmの厚さに形成する。導電材層24としては、Tiの単層又はTi層にCu層を重ねた積層等を用いてもよく、あるいはW, Ta, Au, Mo等の導電性非磁性金属材料を用いてもよい。

【0027】次に、導電材層24の上には、スパッタ法によりPt-Mn合金からなる反強磁性層26を30～50nmの厚さに形成する。反強磁性層26としては、Rh-Mn合金、Fe-Mn合金等を用いてもよい。この後、反強磁性層26の上には、スパッタ法によりNi-Fe合金からなる強磁性層28を10nmの厚さに形成する。強磁性層28としては、Ni, Fe, Coのうちのいずれかの金属、Ni, Fe, Coのうちの2つ以上の金属の合金又は金属間化合物等を用いてもよく、あるいはNi-Fe合金層28の下にCo層を敷くなどして積層構造のものを用いてもよい。

【0028】次に、強磁性層28の上には、スパッタ法によりAl層を1～2nmの厚さに形成する。そして、Al層に酸化処理を施すことによりアルミナ（酸化アルミニウム）からなるトンネルバリア層30を形成する。トンネルバリア層30としては、金属又は半導体を改変した酸化物（例えばTiO_x, SiO₂, MgO, Al₂O₃+SiO₂【サイアロン】）、窒化物（例えばAlN, Si₃N₄）、酸化窒化物（例えばAlN+Al₂O₃）等を用いてもよい。

【0029】次に、トンネルバリア層30の上には、スパッタ法によりNi-Fe合金からなる強磁性層32を20～100nmの厚さに形成する。強磁性層32としては、強磁性層28に関して前述したと同様の強磁性層を用いることができる。この後、強磁性層32の上には、スパッタ法によりMoからなる導電材層34を30～60nmの厚さに形成する。導電材層34としては、Moの代りに、導電材層24に関して前述したと同様の金属材料を用いてもよい。

【0030】次に、導電材層34の上には、それぞれ図13のTa, Tb, Tcに示すような四辺形状の素子パターンを有するレジスト層36a, 36b, 36cをホトリソグラフィ処理により形成する。このときのレジスト厚さは、0.3～2.0μmとすることができる。

【0031】（2）レジスト層36a～36cをマスクとする選択的イオンミリング処理により層28～34の積層に分離溝38を反強磁性層26に達するように形成することにより磁気トンネル接合部ATa, ATb, ATcを得る。磁気トンネル接合部ATaは、分離溝38で囲まれた層28～34の部分28a～34aの積層からなり、磁気トンネル接合部ATbは、分離溝38で囲

まれた層28~34の部分28b~34bの積層からなり、磁気トンネル接合部ATcは、分離溝38で囲まれた層28~34の部分28c~34cの積層からなる。層24、26の積層は、磁気トンネル接合部ATa~ATcに共通に配置されている。

【0032】イオンミリング処理における処理条件は、一例として、

Ar流量：4sccm

圧力： 2.0×10^{-4} Torr

角度：0~60度

パワー：500V、190mA

とすることができる。エッチング終点の検出法としては、プラズマ発光測定法を用い、反強磁性層26の構成原子に基づく発光を検出してイオンミリングを停止する。反強磁性層26の露出面積が大きいため、発光検出に十分な信号強度が得られ、エッチング終点を高精度で検出可能である。

【0033】図2のイオンミリング工程では、図10に示すように分離溝38の側壁にエッチング生成物としての側壁堆積膜DP₁₁が形成される。堆積膜DP₁₁は、層36a~36cのレジスト変性成分、層26、28、32、34の金属成分等を含んでいる。

【0034】イオンミリング処理の後、レジスト層36a~36cを除去する。レジスト除去は、例えばO₂プラズマによるアッシング処理を施した後、有機剥離液を用いた薬液処理を施すことにより行なうことができる。アッシング処理における処理条件は、一例として、

O₂流量：100sccm

圧力：50mTorr

RFパワー：150W

とすることができる。レジスト除去法の他の例としては、アセトン超音波洗浄法等を用いてもよい。なお、独立のレジスト除去工程を設ける代りに、イオンミリング処理中に同時にレジスト層36a~36cを除去するようにしてもよい。

【0035】上記のようなレジスト除去工程において、図10に示したような側壁堆積膜DP₁₁を分離溝38の側壁（特に30b等のトンネルバリア層の端部）から十分に除去するのが望ましいが、より確実な除去を行ないたいときは、クリーニングミリング処理（角度をもたせた短時間のミリング処理）を追加してもよい。クリーニングミリング処理における処理条件は、一例として、

Ar流量：4sccm

圧力： 2.0×10^{-4} Torr

角度：45~80度（好ましくは60度）

パワー：500V、190mA

とすることができる。このようなミリング処理を追加することにより分離溝38の側壁から堆積膜DP₁₁をきれいに除去することができ、側壁形状は、一層テーパー状となる。

【0036】（3）基板上面には、磁気トンネル接合部ATa~ATc及び分離溝38を覆って例えばSiO₂からなる保護用絶縁膜40をスパッタ法又はCVD法等により形成する。絶縁膜40の厚さは、10~100nm（好ましくは50nm）とすることができる。絶縁膜40をスパッタ法で形成する場合、処理条件は、一例として、

処理雰囲気：Arガス

圧力：1~10mTorr（好ましくは5mTorr）

10 RFパワー：0.5~2kW（好ましくは1kW）

膜厚：50nm

とすることができる。また、絶縁膜40をCVD法で形成する場合、処理条件は、一例として、

原料：SiH₄又はTEOS（テトラ・エチル・オルソ・シリケート）

O₃又はO₂流量：8000sccm

圧力：1~10Torr（好ましくは2.2Torr）

RFパワー：300~1000W（好ましくは500W）

20 膜厚：50nm

ヒーター温度：300℃以下

とすることができる。

【0037】（4）絶縁膜40の上には、図13の26a、26bに示すように四辺形状の電極パターンを有するレジスト層42a、42bをホトリソグラフィ処理により形成する。レジスト層42aは、磁気トンネル接合部ATa、ATbを覆うように形成し、レジスト層42bは、磁気トンネル接合部ATcを覆うように形成する。このときのレジスト厚さは、0.3~2.0μmと

30

【0038】（5）及び（6）レジスト層42a、42bを選択マスクとするイオンミリング処理を絶縁膜40と導電材層24及び反強磁性層26の積層層に施す。このときのイオンミリング処理は、図2に関して前述したと同様の条件で行なうことができる。図5は、イオンミリング処理の初期段階において、絶縁膜40がレジスト層42a、42bにそれぞれ対応した第1、第2の部分40a、40bに分離された状態を示す。図6は、イオンミリング処理の終了時において、層24、26の積層に分離溝44が絶縁膜22に達するように形成されることにより該積層が分離溝44により第1及び第2の接続部分（電極層）に分離されて磁気トンネル接合部ATa~ATcにそれぞれ対応するTMR素子Ta~Tcが得られた状態を示す。第1の接続部分は、層24、26の部分24a、26aの積層からなるもので、TMR素子Ta、Tbを相互接続した状態で残される。第2の接続部分は、層24、26部分24b、26bの積層からなるもので、TMR素子Tcに接続された状態で残される。分離溝44の深さDは、イオンミリングによるエッチング深さに相当するもので、図21の場合のように増

50

大しない。従って、分離溝44の段差を低く抑えることができる。

【0039】(7)図2に関して前述したと同様の方法によりレジスト層42a、42bを除去する。図6のイオンミリング工程では、図11に示すように分離溝44の側壁にエッチング生成物としての側壁堆積膜DP₁₂が形成される。堆積膜DP₁₂は、層42a、42bのレジスト変性成分を含むと共に絶縁膜40a、40b及び絶縁膜22の絶縁材成分、層24、26の金属成分等を含むもので、図7のレジスト除去工程では除去されずに残留する。しかし、堆積膜DP₁₂の残留箇所が層24a、26a等の積層（電極層）の端部であるため、残留しても素子特性上問題はない。

【0040】図7のレジスト除去工程では、図11に示すように絶縁膜40a、40bの表面や層24a、26a等の積層（電極層）の端部にレジスト残渣R₁₁、R₁₂が残留することがある。これらのレジスト残渣R₁₁、R₁₂は、後工程で剝離してパーティクルとなり、歩留りを低下させる恐れがある。そこで、図12に示すようにレジスト残渣R₁₁、R₁₂を除去する処理を施してもよい。この処理では、絶縁膜40a、40bの耐薬品性が高いため、種々の薬液を選択可能である。例えば希フッ酸（又はBHF）処理及び純水洗浄処理を順次に施すか又はアンモニア+過酸化水素水処理及び純水洗浄処理を順次に施すことができる。これらの処理では、40a等の絶縁膜の表面が薄く溶解されるため、レジスト残渣R₁₁、R₁₂が浮き上がった状態で除去される。40a等の薄くなった絶縁膜は、残しておいて層間絶縁膜の一部として利用することができる。

【0041】(8)基板上面には、絶縁膜40a、40b及び分離溝44を覆ってスパッタ法により酸化シリコンからなる層間絶縁膜46を形成する。図6に示したように分離溝44の段差が低いので、絶縁膜46は、分離溝44の開口端の近傍部で膜欠陥が発生しにくい。この後、選択的イオンミリング処理によりTMR素子Ta～Tcの導電材層34a～34cにそれぞれ対応する接続孔46a～46cを絶縁膜46に形成する。

【0042】(9)絶縁膜46の上には、接続孔46a～46cを覆ってスパッタ法によりAl等の配線用金属を被着すると共にその被着層を選択的イオンミリング処理（又は選択的ウェットエッチング処理）によりパターンニングして配線層48a、48bを形成する。配線層48aは、接続孔46aを介してTMR素子Taの導電材層34aに接続され、配線層48bは、接続孔46b、46cを介してTMR素子Tb、Tcの導電材層34b、34cを相互接続する。この結果、TMR素子Ta～Tcは、直列接続されたことになる。図13は、TMR素子Ta～Tcの接続状況を示すもので、図9は、図13のX-X'線断面に対応する。

【0043】図9の工程では、分離溝44の開口端の近

傍部において絶縁膜46の欠陥の発生が抑制されるため、配線層48bが反強磁性層26aと短絡するような不良を低減することができる。

【0044】上記した実施形態の製法によれば、図2の工程ではエッチング終点を高精度で検出できること、図2～7の工程では分離溝38の側壁（磁気トンネル接合部の側壁）を清浄化すると共に絶縁膜40で被覆して分離溝38の側壁をレジスト汚染から保護できること、図12の工程ではレジスト残渣を除去してパーティクルの発生を防止できること、図6の工程で分離溝44の段差を低くできるため図8の工程では絶縁膜46の欠陥発生を抑制できることなどの理由により磁気センサの製造歩留りが向上する。

【0045】図9に示す磁気センサにおいて、TMR素子Ta～Tcの動作は同様であり、代表として素子Taの動作を説明する。反強磁性層26aは、強磁性層28aの磁化の向きを固定すべく作用するので、強磁性層28aは、磁化固定層となる。一方、強磁性層32aは、磁化の向きが自由であり、磁化自由層となる。

【0046】導電材層（電極層）24a、34a間に一定の電流を流した状態において基板20の平面内に外部磁界を印加すると、磁界の向きと強さに応じて強磁性層28a、32a間で磁化の相対角度が変化し、このような相対角度の変化に応じて電極層24a、34a間の電気抵抗値が変化する。従って、このような電気抵抗値の変化に基づいて磁界検出を行なうことができる。

【0047】図14、15は、上記した実施形態の変形例を示すもので、図1～9と同様の部分には同様の符号を付して詳細な説明を省略する。

【0048】図14の工程は、図1の工程の後、レジスト層36a～36cをマスクとして選択的イオンミリング処理を行なう工程であり、分離溝38を導電材層24に達するように深く形成する点で図2の工程とは異なるものである。この場合、TMR素子Ta、Tb、Tcは、分離溝38で囲まれた層26の部分26a₁、26a₂、26bをそれぞれ含み、これらの層部分26a₁、26a₂、26bに共通に導電材層24が配置された状態となる。イオンミリング処理の後、図2に関して前述したと同様にしてレジスト層36a～36cを除去し、必要に応じてクリーニングミリング処理を行なう。図14の工程では、図2に関して前述したと同様にエッチング終点検出法としてプラズマ発光測定法を用いることができ、高い精度でエッチング終点を検出可能である。

【0049】次に、図15の工程では、図3～6に関して前述したと同様にして基板上面に保護用絶縁膜40及びレジスト層42a、42bを形成する。そして、レジスト層42a、42bを選択マスクとするイオンミリング処理により導電材層24に分離溝44を絶縁膜22に達するように形成することにより層24を分離溝44に

より第1及び第2の接続部分(電極層)に分離する。第1の接続部分は、層24の部分24aからなるもので、反強磁性層26a₁、26a₂を相互接続した状態で残される。第2の接続部分は、層24の部分24bからなるもので、反強磁性層26bに接続された状態で残される。分離溝44の深さDは、図14の工程で反強磁性層26をエッチングしたため、図6の場合に比べて小さくなる。この後、図6に関して前述したと同様にしてレジスト層42a、42bを除去する。そして、図12に関して前述したと同様にして絶縁膜40a、40bの表面や層24a、24bの端部からレジスト残渣を除去してもよい。

【0050】次に、図8に関して前述したと同様に基板上面に層間絶縁膜46を形成する。このとき、分離溝44の段差が低いので、絶縁膜46には欠陥が発生しにくい。図8に関して前述したと同様にして絶縁膜46に接続孔46a~46cを形成した後、図9に関して前述したと同様にして絶縁膜46の上に配線層48a、48bを形成する。

【0051】図14、15の変形例に係る製法によれば、前述した実施形態に係る製法と同様に磁気センサの製造歩留りが向上する。また、得られる磁気センサは、図9に示した磁気センサと同様に動作する。

【0052】図16、17は、図1~9に関して前述した実施形態の他の変形例を示すもので、図1~9と同様の部分には同様の符号を付して詳細な説明を省略する。

【0053】図16、17の変形例では、図1に対応する工程において、絶縁膜22の上に下から順に導電材層24、強磁性層28、トンネルバリア層30、強磁性層32、反強磁性層、導電材層34を形成する。ここで、強磁性層32と導電材層34との間の反強磁性層は、前述した反強磁性層26と同様のもので、強磁性層32を磁化固定層とするためのものである。

【0054】図16の工程は、図1に対応する工程の後、図14に関して前述したと同様にレジスト層36a~36cをマスクとする選択的イオンミリング処理により分離溝38を形成してTMR素子Ta~Tcを得る工程であり、導電材層34a、34b、34cの下に(強磁性層32a、32b、32cの上に)反強磁性層33a、33b、33cがそれぞれ存在すると共に強磁性層28a~28cに共通に導電材層24が配置された状態になる点で図14の工程とは異なるものである。イオンミリング処理の後、図2に関して前述したと同様にしてレジスト層36a~36cを除去し、必要に応じてクリーニングミリング処理を行なう。図16の工程では、図2に関して前述したと同様にエッチング終点検出法としてプラズマ発光測定法を用いることができ、高い精度でエッチング終点を検出可能である。

【0055】次に、図17の工程では、図3~6に関して前述したと同様にして基板上面に保護用絶縁膜40及

びレジスト層42a、42bを形成する。そして、図15に関して前述したと同様にしてレジスト層42a、42bを選択マスクとするイオンミリング処理により導電材層24に分離溝44を絶縁膜22に達するように形成することにより層24を分離溝44により第1及び第2の接続部分(電極層)に分離する。第1の接続部分は、層24の部分24aからなるもので、強磁性層28a、28bを相互接続した状態で残される。第2の接続部分は、層24の部分24bからなるもので、強磁性層28cに接続された状態で残される。分離溝44の深さDは、導電材層24の上に(強磁性層28a~28cの下に)反強磁性層が存在しないため、図6の場合に比べて小さくなる。この後、図6に関して前述したと同様にしてレジスト層42a、42bを除去する。そして、図12に関して前述したと同様にして絶縁膜40a、40bの表面や層24a、24bの端部からレジスト残渣を除去してもよい。

【0056】次に、図8に関して前述したと同様に基板上面に層間絶縁膜46を形成する。このとき、分離溝44の段差が低いので、絶縁膜46には欠陥が発生しにくい。図8に関して前述したと同様にして絶縁膜46に接続孔46a~46cを形成した後、図9に関して前述したと同様にして絶縁膜46の上に配線層48a、48bを形成する。

【0057】図16、17の変形例に係る製法によれば、前述した実施形態に係る製法と同様に磁気センサの製造歩留りが向上する。また、得られる磁気センサは、図9に示した磁気センサと同様に動作する。

【0058】なお、この発明は、上記したような磁気センサに限らず、他の磁気センサ、磁気メモリ、磁気ヘッド等のTMR素子応用製品の製造にも適用することができる。

【0059】

【発明の効果】以上のように、この発明によれば、磁気トンネル接合部においてトンネルバリア層の端部に選択エッチング処理の際に堆積した堆積物を除去した後、磁気トンネル接合部を保護用絶縁膜で覆った状態でレジスト層を選択マスクとする選択エッチング処理により磁気トンネル接合部の下に電極層を形成するので、トンネルバリア層の上下の金属層間に電気的な短絡やリークが発生するのを防止でき、TMR素子の製造歩留りが向上すると共にTMR素子の特性劣化を防止できる効果が得られる。また、この発明の製法では、酸化性又は窒化性雰囲気中でイオンミリング処理を行なう必要がないので、エッチング終点の検出精度が低下しない利点もある。

【図面の簡単な説明】

【図1】 この発明の一実施形態に係る磁気センサの製法における積層形成工程及びレジスト層形成工程を示す基板断面図である。

【図2】 図1の工程に続くイオンミリング工程及びレ

ジスト除去工程を示す基板断面図である。

【図3】 図2の工程に続く絶縁膜形成工程を示す基板断面図である。

【図4】 図3の工程に続くレジスト層形成工程を示す基板断面図である。

【図5】 図4の工程に続くイオンミリング工程を示す基板断面図である。

【図6】 図5の工程に続くイオンミリング工程を示す基板断面図である。

【図7】 図6の工程に続くレジスト除去工程を示す基板断面図である。

【図8】 図7の工程に続く絶縁膜形成工程及び接続孔形成工程を示す基板断面図である。

【図9】 図8の工程に続く配線形成工程を示す基板断面図である。

【図10】 図2のイオンミリング工程における側壁堆積膜の形成状況を示す基板断面図である。

【図11】 図6のイオンミリング工程における側壁堆積膜の形成状況を示す基板断面図である。

【図12】 図7のレジスト除去工程に続くレジスト残渣除去工程を示す基板断面図である。

【図13】 TMR素子の接続状況を示す上面図である。

【図14】 図2の工程の変形例を示す基板断面図である。

【図15】 図14の変形例における分離溝形成工程を示す基板断面図である。

【図16】 図2の工程の他の変形例を示す基板断面図である。

【図17】 図16の変形例における分離溝形成工程を示す基板断面図である。

【図18】 従来の磁気センサの製法における積層形成工程及びレジスト層形成工程を示す基板断面図である。

【図19】 図18の工程に続くイオンミリング工程及びレジスト除去工程を示す基板断面図である。

【図20】 図19の工程に続くレジスト層形成工程を示す基板断面図である。

【図21】 図20の工程に続くイオンミリング工程及びレジスト除去工程を示す基板断面図である。

【図22】 図21の工程に続く絶縁膜形成工程及び接続孔形成工程を示す基板断面図である。

【図23】 図22の工程に続く配線形成工程を示す基板断面図である。

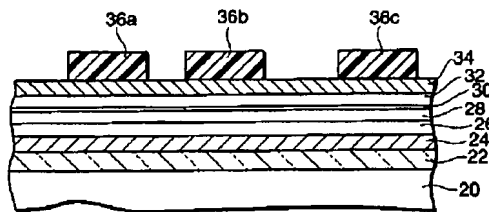
【図24】 図19のイオンミリング工程における側壁堆積膜の形成状況を示す基板断面図である。

【図25】 図21のイオンミリング工程における側壁堆積膜の形成状況を示す基板断面図である。

【符号の説明】

20：半導体基板、22：絶縁膜、24、34：導電材層、26、33a～33c：反強磁性層、28、32：強磁性層、30：トンネルバリア層、36a～36c、42a、42b：レジスト層、38、44：分離溝、40：保護用絶縁膜、46：層間絶縁膜、46a～46c：接続孔、48a、48b：配線層、ATa～ATc：磁気トンネル接合部、Ta～Tc：TMR素子、DP11、DP12：側壁堆積膜、R11、R12：レジスト残渣。

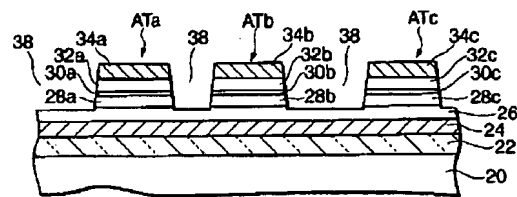
【図1】



20:半導体基板
22:絶縁膜
24,34:導電材層
26:反強磁性層

28,32:強磁性層
30:トンネルバリア層
36a～36c:レジスト層

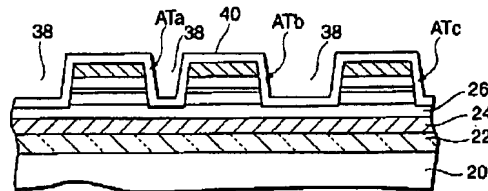
【図2】



ATa～ATc:磁気トンネル接合部

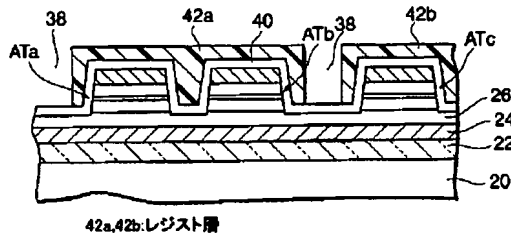
38:分離溝

【図3】



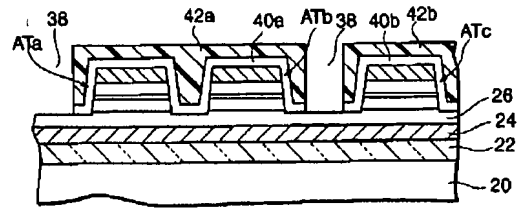
40:保護用絶縁膜

【図4】

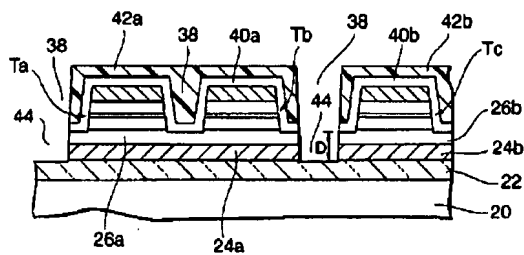


42a, 42b: レジスト層

【図5】

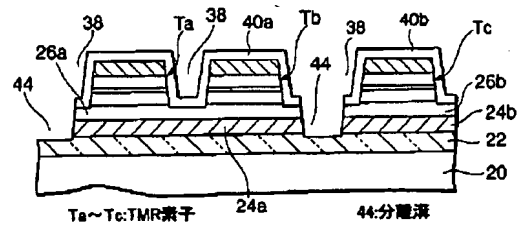


【図6】



26a 24a

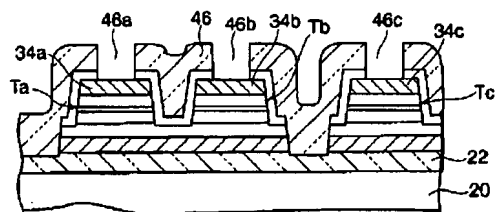
【図7】



Ta~Tc: TMR素子

44: 分電溝

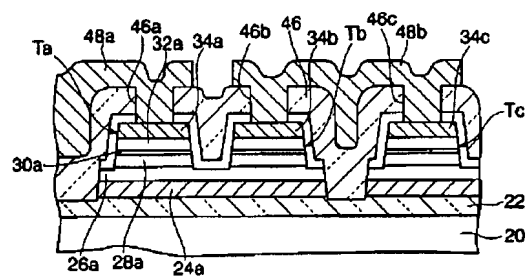
【図8】



46: 層間絶縁膜

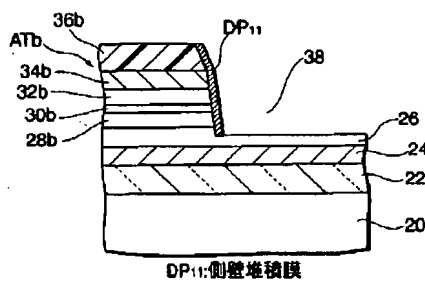
48a~48c: 接続孔

【図9】



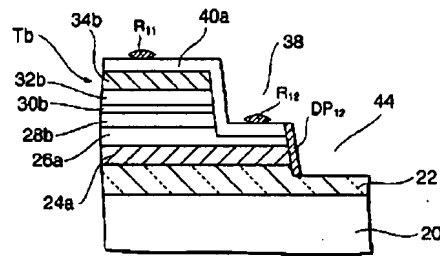
48a, 48b: 配線層

【図10】



DP11: 側壁堆積膜

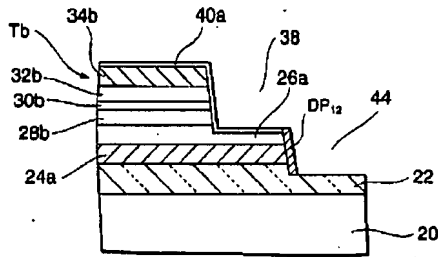
【図11】



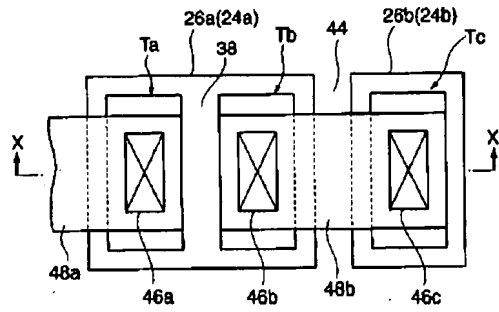
R11, R12: レジスト残渣

DP12: 側壁堆積膜

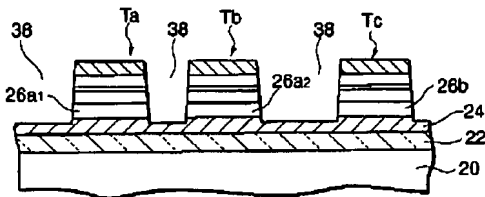
【図12】



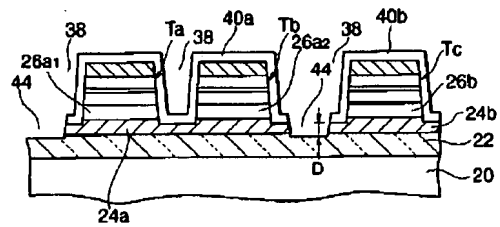
【図13】



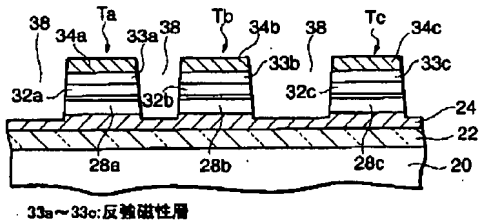
【図14】



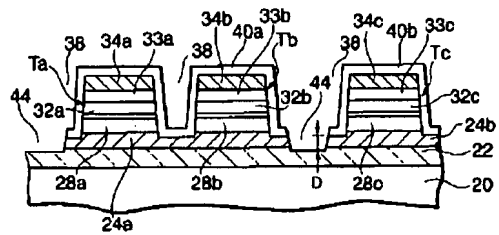
【図15】



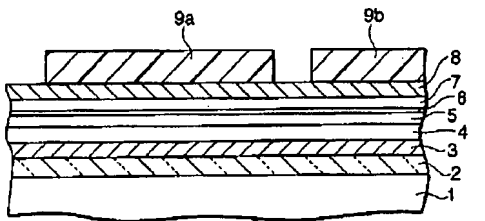
【図16】



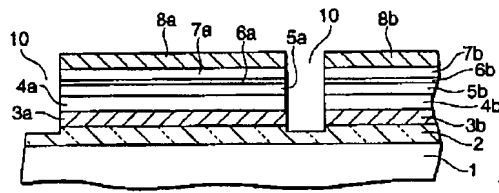
【図17】



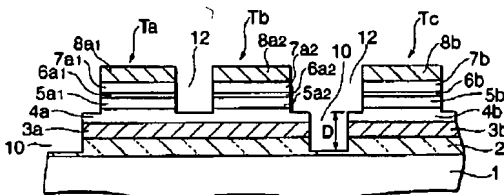
【図18】



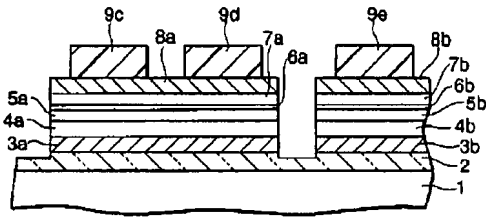
【図19】



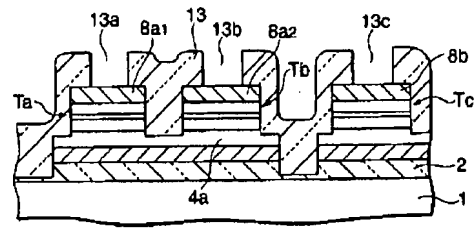
【図21】



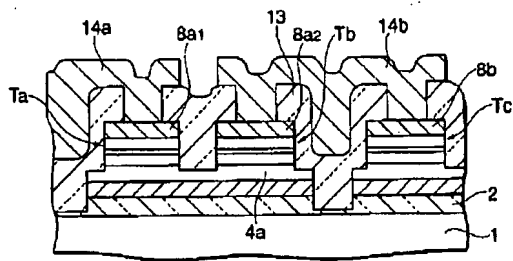
【図20】



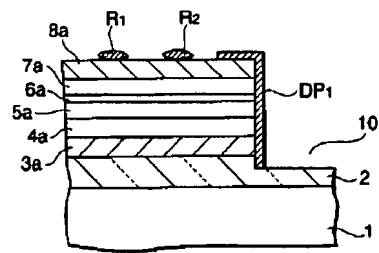
【図22】



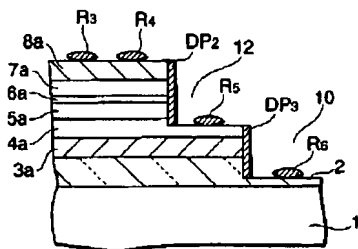
【図23】



【図24】



【図25】



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated. 3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the process of the magnetic tunnel junction component used for a magnetometric sensor etc. In next explanation, a magnetic tunnel junction component is written as a TMR component.

[0002]

[Description of the Prior Art] Conventionally, as a process of the magnetometric sensor equipped with two or more TMR components, what is shown in drawing 18 -23 is proposed (for example, refer to Japanese Patent Application No. No. 368776 [11 to] concerning application of the same applicant as this application).

[0003] At the process of drawing 18 , the front face of a silicon substrate 1 on the wrap oxidation silicone film 2 The Cr layer 3 as a bottom electrode layer, After forming the Rh-Mn alloy layer 4 as an antiferromagnetism layer, and the nickel-Fe alloy layer 5 as a bottom ferromagnetism layer by the sputter in piles one by one, The alumina layer 6 as a tunnel barrier layer is formed by forming aluminum layer on the nickel-Fe alloy layer 5, and oxidizing. On the alumina layer 6 The nickel-Fe alloy / Co laminating 7 as a top ferromagnetism layer (Co is a lower layer), The Mo layer 8 as an upper electrode layer is formed by the sputter in piles one by one. On the Mo layer 8, it forms by photolithography processing of common knowledge of the resist layers 9a and 9b which have the pattern of the shape of a quadrilateral as shown in 26a and 26b of drawing 13 , respectively.

[0004] Next, at the process of drawing 19 , this laminating is divided into the 2nd laminating part which consists of the 1st laminating part and the parts 3b-8b of layers 3-8 which consist of parts 3a-8a of layers 3-8 by forming so that the laminating of layers 3-8 may be arrived at in the separation slot 10 at the oxidation silicone film 2 by alternative ion milling processing which uses the resist layers 9a and 9b as a mask. Then, the resist layers 9a and 9b are removed.

[0005] At the ion milling process of drawing 19 , as shown in drawing 24 , the side-attachment-wall deposition film DP 1 is formed in the side attachment wall of the separation slot 10. The side-attachment-wall deposition film DP 1 contains Layers 3a-5a, the metal component of 7a and 8a, the constituent of the oxidation silicone film 2, etc., including so much the resist denaturation component (organic substance) which the resist layers 9a and 9b are deleted by ion milling, and produce.

[0006] At the resist removal process of drawing 19 , after performing ashing processing by O₂ plasma to the resist layers 9a and 9b, exfoliation processing is performed using organic exfoliation liquid. However, even if it performs such processing, it is difficult to remove completely the side-attachment-wall deposition film DP 1, and, moreover, the resist residue R1 and R2 remains. Since the resist residue R1 and R2 contains the metal component and the component of SiO₂ grade other than the resist denaturation component originating in the resist

layers 9a and 9b, it is difficult for the resist removal processing using an organic solvent etc. to remove completely.

[0007] At the process of drawing 20, the resist layers 9c and 9d and resist layer 9e are formed by photolithography processing, respectively on the 1st [which was obtained at the process of drawing 19], and 2nd laminating parts. Let the pattern of the resist layers 9c, 9d, and 9e be the pattern of the shape of a quadrilateral as shown in Ta, Tb, and Tc of drawing 13.

[0008] At the process of drawing 21, the TMR components Ta, Tb, and Tc are obtained by forming so that the 1st and 2nd laminating parts may be reached in the separation slot 12 at parts for Layer 4a and 4b by alternative ion milling processing (or alternative wet etching processing) which uses the resist layers 9c-9e as a mask. The TMR component Ta consists of a laminating of the parts 3a and 4a of the layers 3 and 4 surrounded in the separation slot 10, and the part five a1 to 8a1 of the layers 5-8 surrounded in the separation slot 12. The TMR component Tb It consists of a laminating of the parts 3a and 4a of the layers 3 and 4 surrounded in the separation slot 10, and the part five a2 to 8a2 of the layers 5-8 surrounded in the separation slot 12. The laminating for Layer 3a and 4a is an electrode layer common to the TMR components Ta and Tb, and interconnects the TMR components Ta and Tb. The TMR component Tc consists of a laminating of the parts 3b and 4b of the layers 3 and 4 separated from parts for Layer 3a and 4a in the separation slot 10, and the parts 5b-8b of the layers 5-8 surrounded in the separation slot 12. The resist layers 9c-9e are removed after ion milling processing.

[0009] At the ion milling process of drawing 21, as it indicates drawing 25 similarly that it mentioned above about the process of drawing 19, the side-attachment-wall deposition film DP2 and DP3 is formed in the side attachment wall of the separation slots 10 and 12. And although ashing processing and organic exfoliation liquid processing are similarly performed with having mentioned above about the process of drawing 19 at the resist removal process of drawing 21, even if such, it is difficult to remove completely the side-attachment-wall deposition film DP2 and DP3, and, moreover, the resist residue R3-R6 remains. Removal at a resist removal process is difficult because the side-attachment-wall deposition film DP2 and DP3 contains Layers 3a-5a, the metal component of 7a and 8a, the constituent of the oxidation silicone film 2, etc., including so much the resist denaturation component (organic substance) which the resist layers 9c-9e are deleted by ion milling, and produce, in addition contains especially the constituent of the oxidation silicone film 2. The resist residue R3-R6 makes a subject the resist denaturation component originating in the resist layers 9c-9e. In addition, at the resist removal process of drawing 21, resist residue may remain in the part which does not have the side-attachment-wall deposition film DP 2 in the side attachment wall of the separation slot 12.

[0010] At the process of drawing 22, TMR component Ta-Tc and the separation slots 10 and 12 are covered, and the oxidation silicone film 13 as an interlayer insulation film is formed in a substrate top face by the spatter. And the connection holes 13a-13c corresponding to the Mo layer eight a1 of TMR component Ta-Tc, eight a2, and 8b are formed in the oxidation silicone film 13 by alternative ion milling processing, respectively.

[0011] At the process of drawing 23, after covering the connection holes 13a-13c and putting aluminum by the spatter on the oxidation silicone film 13, patterning of the covering layer is carried out by alternative ion milling processing, and the aluminum layers 14a and 14b as a wiring layer are formed. aluminum layer 14a is connected to the Mo layer eight a1 of the TMR component Ta through connection hole 13a, and aluminum layer 14b interconnects the Mo layer eight a2 of the TMR components Tb and Tc, and 8b through the connection holes 13b and 13c. Consequently, it means that series connection of TMR component Ta-Tc was carried out.

[0012]

[Problem(s) to be Solved by the Invention] According to the above-mentioned conventional technique, there is a trouble as shown in the following (a) and (b).

[0013] (a) If the side-attachment-wall deposition film DP 2 and resist residue remain on the side attachment wall of the separation slot 12, it will become the cause which an electric short circuit and leak produce between the metal layers of the upper and lower sides of tunnel barrier layer 6a, and the fall of the yield and degradation of a component property will be caused. Moreover, if the resist residue R1-R6 remains as shown in drawing 24 and 25, it will become the cause of particle generating and the fall of the yield will be caused.

[0014] (b) Since the silicon oxide film is etched at the pars basilaris ossis occipitalis of the separation slot 10 in case the separation slot 12 is formed at the ion milling process of drawing 21, depth D of the separation slot 10 increases an etched part, and becomes steep [the level difference of the separation slot 10]. For this reason, if the oxidation silicone film 13 is formed by the spatter at the process of drawing 22, it will be easy to produce a film defect near the opening edge of the separation slot 10, and when aluminum layer 14b is formed at the process of drawing 23, the defect whom aluminum layer 14b and layer part 4a short-circuit through a film defect may be produced. in addition, a spatter -- comparing -- CVD (chemical vapor deposition) with good step coverage nature -- although it does not produce a film defect, law serves as processing of about 400 degrees C, and since the TMR component is weak to an elevated temperature, it is not suitable for formation of the oxidation silicone film 13.

[0015] As an approach of coping with the trouble of the above (a), the processing which removes the side-attachment-wall deposition film and resist residue with solutions, such as an acid or alkali, can be considered. However, since such processing gives a damage to a very thin tunnel barrier layer, or etches the metal layer of the upper and lower sides of a tunnel barrier layer and causes configuration aggravation, it is not a best policy. Moreover, in the processing which removes the side-attachment-wall deposition film containing a resist denaturation component using an organic solvent etc., the body and the matter harmful to an environment must be used and a cost rise is caused for processing of organic waste fluid.

[0016] In case patterning of the magnetic tunnel junction laminating is carried out by alternative ion milling processing and a TMR component is formed as an approach of reducing the leakage current of a TMR component about the trouble of the above (a), what forms the insulating layer which becomes the side attachment wall of a TMR component from an oxide or a nitride is known by performing ion milling in an oxidizing quality or a nitriding nature ambient atmosphere (for example, refer to JP,2001-52316,A). When such ion milling processing is adopted at the process of drawing 21, there is a trouble of following difficulty on detection of an etching terminal point. That is, in ion milling processing of drawing 21, a plasma luminescence measuring method is used as an etching end point detector method in many cases. When this approach is used, luminescence based on the configuration atom of the Rh-Mn alloy layers 4a and 4b as an antiferromagnetism layer is detected, and ion milling is stopped. Since a dirty rate falls compared with the case where ion milling is performed, in the ambient atmosphere which does not contain oxygen or nitrogen when performing ion milling in an oxidizing quality or a nitriding nature ambient atmosphere, the yield of the excited atom per unit time amount decreases, and signal strength required for luminescence detection falls. For this reason, the detection precision of an etching terminal point falls, the short circuit between the TMR components Tb and Tc is caused by underetching, or increase (it disconnects further) of connection resistance is caused among the TMR components Ta and Tb by over etching. If the

separation slot 10 is moreover formed before the process of drawing 21, in order that only the part by which the exposure product of the Rh-Mn alloy layers 4a and 4b is equivalent to the separation slot 10 in the process of drawing 21 may decrease, signal strength required for luminescence detection will fall further. Therefore, detection of an etching terminal point becomes much more difficult, and it much more becomes easy to generate underetching or over etching.

[0017] As an approach of coping with the trouble of the above (b), the method of carrying out the ion milling process corresponding to drawing 19 is proposed after the ion milling process corresponding to drawing 21 (for example, refer to the application for patent No. 288809 [2001 to] concerning application of the same applicant as this application). Since according to this approach the separation slot 10 will be formed after forming the separation slot 12, the level difference of the separation slot 10 can be made low, and the poor short circuit of wiring based on the film defect of an interlayer insulation film (it corresponds to the oxidation silicone film 13) can be prevented. Moreover, only the part which does not have the separation slot 10 in the ion milling process corresponding to drawing 21 can increase signal strength required for luminescence detection.

[0018] However, since a resist layer (it corresponds to the resist layers 9a-9e) is used as a selection mask of ion milling, the same trouble as the above (a) is not escaped. For example, as the ion milling process corresponding to drawing 21 shows to drawing 25, the side-attachment-wall deposition film DP 2 is formed in the side attachment wall of the separation slot 12, or the side-attachment-wall deposition film DP 2 and the resist residue R3-R5 remain at the resist removal process of the drawing 21 correspondence. Moreover, at the process which forms the resist layer as a selection mask in advance of the ion milling process corresponding to drawing 19, a resist etc. adheres to the side attachment wall of the separation slot 12, and contamination may be caused. Furthermore, at the ion milling process corresponding to drawing 19, as shown in drawing 25, the side-attachment-wall deposition film DP 3 is formed in the side attachment wall of the separation slot 10, the side-attachment-wall deposition film DP 3 and the resist residue R6 remain at the resist removal process of the drawing 19 correspondence, or resist residue remains in the part which does not have the side-attachment-wall deposition film DP 2 in the side attachment wall of the separation slot 12. Therefore, an electric short circuit and leak tend to take place between the metal layers of the upper and lower sides of tunnel barrier layer 6a.

[0019] The purpose of this invention solves the above troubles and is to offer the process of the new TMR component which can obtain the high manufacture yield.

[0020]

[Means for Solving the Problem] The process of the TMR component concerning this invention is a process which forms a magnetic tunnel junction laminating in one insulating principal plane of a substrate through an electric conduction material layer. What forms said magnetic tunnel junction laminating for an antiferromagnetism layer, the 1st magnetic layer, a tunnel barrier layer, and the 2nd magnetic layer in piles sequentially from the bottom on said electric conduction material layer, Said magnetic tunnel junction laminating by etching until it performs 1st selective etching processing to said magnetic tunnel junction laminating according to a desired component pattern and reaches said antiferromagnetism layer Said 1st magnetic layer, The process which forms the magnetic tunnel junction section which consists of residual parts of said tunnel barrier layer and said 2nd magnetic layer, The process which removes the deposit deposited on the edge of said tunnel barrier layer in said magnetic tunnel junction section on the

occasion of said 1st selective etching processing, The process which covers said magnetic tunnel junction section and disclosure section of said antiferromagnetism layer, and forms the insulator layer for protection after removing said deposit, The process which forms a resist layer on said insulator layer for protection so that said magnetic tunnel junction section and disclosure section of said antiferromagnetism layer may be covered according to a desired electrode pattern, The process which forms in the bottom of said magnetic tunnel junction section the electrode layer which consists of a residual part of this laminating by performing 2nd selective etching processing which uses said resist layer as a selection mask to the laminating of said insulator layer for protection, said electric conduction material layer, and said antiferromagnetism layer, and after forming said electrode layer, The process which removes said resist layer is included.

[0021] After according to the process of the TMR component of this invention performing 1st selective etching processing to the laminating containing the 1st magnetic layer, tunnel barrier layer, and 2nd magnetic layer and forming the magnetic tunnel junction section in it, Since the magnetic tunnel junction section and the disclosure section of an antiferromagnetism layer are covered and the insulator layer for protection is formed after removing the deposit deposited on the edge of a tunnel barrier layer on the occasion of the 1st selective etching processing It can prevent an etching product etc. remaining under the insulator layer for protection in the side attachment wall (especially edge of a tunnel barrier layer) of the magnetic tunnel junction section. Moreover, since the magnetic tunnel junction section is covered by the insulator layer for protection in case a resist layer is formed on the insulator layer for protection, it can prevent a resist etc. adhering to the side attachment wall (especially edge of a tunnel barrier layer) of the magnetic tunnel junction section. Furthermore, since the magnetic tunnel junction section is covered by the insulator layer for protection in case an electrode layer is formed by 2nd etching processing which uses a resist layer as a selection mask, it can prevent an etching product etc. adhering to the side attachment wall (especially edge of a tunnel barrier layer) of the magnetic tunnel junction section directly. Therefore, it is lost that the metal layer of the upper and lower sides of a tunnel barrier layer is connected by the etching product etc. in the side attachment wall of the magnetic tunnel junction section, and an electric short circuit and leak can be prevented.

[0022] In the process of the TMR component of this invention, the following modification may be added as the 1st modification. That is, at the process which forms the magnetic tunnel junction section, according to a desired component pattern, 1st selective etching processing may be performed to a magnetic tunnel junction laminating, and the magnetic tunnel junction section which consists of a residual part of a magnetic tunnel junction laminating may be formed by etching a magnetic tunnel junction laminating until it reaches an electric conduction material layer. In this case, the insulator layer for protection forms the electrode layer which consists of a residual part of an electric conduction material layer by performing 2nd selective etching processing which uses a resist layer as a selection mask to an electric conduction material layer at the process which forms so that the magnetic tunnel junction section and the disclosure section of an electric conduction material layer may be covered, and forms an electrode layer. If it does in this way, the same operation effectiveness will be acquired with having mentioned above about the process of the TMR component of this invention. Since an electrode layer moreover consists of monolayers of an electric conduction material layer, compared with the case where it consists of laminatings of an electric conduction material layer and an antiferromagnetism layer, the level difference in the edge of an electrode layer can be made low.

[0023] When the 1st modification is adopted in the process of the TMR component of this invention, the following modification may be added as the 2nd modification. That is, at the

process which forms a magnetic tunnel junction laminating, a magnetic tunnel junction laminating may be formed for the 1st magnetic layer, tunnel barrier layer, 2nd magnetic layer, and antiferromagnetism layer in piles sequentially from the bottom on an electric conduction material layer. In this case, other processes are similarly performed with having mentioned above about the process and the 1st modification of a TMR component of this invention. If it does in this way, the same operation effectiveness will be acquired with having mentioned above about the process and the 1st modification of a TMR component of this invention.

[0024] After removing a resist layer, you may make it remove resist residue from the insulator layer for protection, and an electrode layer in the process of the TMR component of this invention. This is the same also about the case where the 1st or 2nd modification is adopted. Resist residue is easily removable by the drug solution processing which uses rare fluoric acid etc. If it does in this way, generating of particle will be controlled and improvement in the yield will be attained.

[0025]

[Embodiment of the Invention] 9 shows the process of the magnetometric sensor equipped with the TMR component concerning 1 operation gestalt of this invention, and explains drawing 1 - process [corresponding to each drawing] (1) - (9) one by one.

[0026] (1) For example, form the insulator layer 22 which consists of silicon oxide by the oxidizing [thermally] method in the front face of the semi-conductor substrate 20 which consists of silicon. Instead of the semi-conductor substrate 20 in which the insulator layer 22 was formed on the front face, the insulating substrate which consists of glass or a quartz may be used. Next, on an insulator layer 22, the electric conduction material layer 24 which consists of Cr by the spatter is formed at the thickness of 10-30nm. As an electric conduction material layer 24, the laminating which put Cu layer on the monolayer or Ti layer of Ti may be used, or conductive non-magnetic metal ingredients, such as W, Ta, Au, and Mo, may be used.

[0027] Next, on the electric conduction material layer 24, the antiferromagnetism layer 26 which consists of a Pt-Mn alloy by the spatter is formed at the thickness of 30-50nm. As an antiferromagnetism layer 26, a Rh-Mn alloy, a Fe-Mn alloy, etc. may be used. Then, on the antiferromagnetism layer 26, the ferromagnetic layer 28 which consists of a nickel-Fe alloy by the spatter is formed at the thickness of 10nm. As a ferromagnetic layer 28, an alloy or an intermetallic compound of the metal of the nickel, Fe, or the Co(es) and two metals or more in nickel, Fe, and Co etc. may be used, or the bottom of the nickel-Fe alloy layer 28 may be covered with Co layer, and the thing of a laminated structure may be used.

[0028] Next, on the ferromagnetic layer 28, aluminum layer is formed by the spatter at the thickness of 1-2nm. And the tunnel barrier layer 30 which consists of an alumina (aluminum oxide) is formed by oxidizing in aluminum layer. As a tunnel barrier layer 30, the oxide (for example, TiO_x , SiO_2 and MgO , $\text{aluminum}_2\text{O}_3+\text{SiO}_2$ [sialon]) which changed the metal or the semi-conductor, a nitride (for example, AlN , Si_3N_4), an oxidation nitride (for example, $\text{AlN}+\text{aluminum}_2\text{O}_3$), etc. may be used.

[0029] Next, on the tunnel barrier layer 30, the ferromagnetic layer 32 which consists of a nickel-Fe alloy by the spatter is formed at the thickness of 20-100nm. The same ferromagnetic layer can be used with having mentioned above about the ferromagnetic layer 28 as a ferromagnetic layer 32. Then, on the ferromagnetic layer 32, the electric conduction material layer 34 which consists of Mo by the spatter is formed at the thickness of 30-60nm. As an electric conduction material layer 34, the same metallic material may be used with having mentioned above about the electric conduction material layer 24 instead of Mo.

[0030] Next, on the electric conduction material layer 34, the resist layers 36a, 36b, and 36c which have the component pattern of the shape of a quadrilateral as shown in Ta, Tb, and Tc of drawing 13, respectively are formed by photolithography processing. Resist thickness at this time can be set to 0.3-2.0 micrometers.

[0031] (2) Obtain the magnetic tunnel junction sections ATa, ATb, and ATc by forming so that the laminating of layers 28-34 may be arrived at in the separation slot 38 at the antiferromagnetism layer 26 by alternative ion milling processing which uses the resist layers 36a-36c as a mask. The magnetic tunnel junction section ATa consists of a laminating of the parts 28a-34a of the layers 28-34 surrounded in the separation slot 38, the magnetic tunnel junction section ATb consists of a laminating of the parts 28b-34b of the layers 28-34 surrounded in the separation slot 38, and the magnetic tunnel junction section ATc consists of a laminating of the parts 28c-34c of the layers 28-34 surrounded in the separation slot 38. The laminating of layers 24 and 26 is arranged common to magnetic tunnel junction section ATa-ATc.

[0032] The processing conditions in ion milling processing can be set to Ar flow rate:4sccm pressure: 2.0×10^{-4} Torr include-angle:0-60 degree power:500V and 190mA as an example. Using a plasma luminescence measuring method as a method of detecting an etching terminal point, luminescence based on the configuration atom of the antiferromagnetism layer 26 is detected, and ion milling is stopped. Since the exposure product of the antiferromagnetism layer 26 is large, sufficient signal strength for luminescence detection is obtained, and an etching terminal point can be detected with high degree of accuracy.

[0033] At the ion milling process of drawing 2, as shown in drawing 10, the side-attachment-wall deposition film DP 11 as an etching product is formed in the side attachment wall of the separation slot 38. The deposition film DP 11 contains the resist denaturation component of Layers 36a-36c, the metal component of layers 26, 28, 32, and 34, etc.

[0034] The resist layers 36a-36c are removed after ion milling processing. Resist removal can be performed by performing drug solution processing using organic exfoliation liquid, after performing ashing processing for example, by O₂ plasma. The processing conditions in ashing processing can be set to O₂ flow-rate:100sccm pressure:50mTorrRF power:150W as an example. An acetone ultrasonic-cleaning method etc. may be used as other examples of a resist removal method. In addition, you may make it remove the resist layers 36a-36c during ion milling processing at coincidence instead of establishing an independent resist removal process.

[0035] In the above resist removal processes, although it is desirable to fully remove the side-attachment-wall deposition film DP 11 as shown in drawing 10 from the side attachment wall (especially edge of tunnel barrier layers, such as 30b) of the separation slot 38, cleaning milling processing (milling processing of the short time which gave the include angle) may be added to perform more positive removal. The processing conditions in cleaning milling processing are Ar flow rate:4sccm pressure: 2.0×10^{-4} Torr include-angle:45-80 degree (preferably 60 degrees) as an example.

Power: They are 500V and 190mA. By adding such milling processing, the deposition film DP 11 can be finely removed from the side attachment wall of the separation slot 38, and a side-attachment-wall configuration becomes taper-like further.

[0036] (3) Form in a substrate top face the insulator layer 40 for protection which covers magnetic tunnel junction section ATa-ATc and the separation slot 38, for example, consists of SiO₂ with a spatter or a CVD method. Thickness of an insulator layer 40 can be set to 10-100nm (preferably 50nm). When forming an insulator layer 40 by the spatter, processing conditions are

processing ambient atmosphere: Ar gas pressure: 1 - 10mTorr (preferably 5mTorr(s)) as an example.

RF power: 0.5-2kW (preferably 1kW)

Thickness: It is 50nm. Moreover, when forming an insulator layer 40 with a CVD method, processing conditions are raw material: SiH₄ or TEOS (tetrapod ethyl orthochromatic silicate) as an example.

O₃ or O₂ flow rate: -- 8000sccm pressure: -- 1 - 10Torr (preferably 2.2Torr(s))

RF power: 300-1000W (preferably 500 W)

thickness: -- 50nm heater temperature: -- it is 300 degrees C or less.

[0037] (4) Form the resist layers 42a and 42b which have a quadrilateral-like electrode pattern as shown in 26a and 26b of drawing 13 by photo lithography processing on an insulator layer 40. Resist layer 42a is formed so that the magnetic tunnel junction sections ATa and ATb may be covered, and resist layer 42b is formed so that the magnetic tunnel junction section ATc may be covered. Resist thickness at this time can be set to 0.3-2.0 micrometers.

[0038] (5) And perform ion milling processing which uses (6) resist layers 42a and 42b as a selection mask to the laminating of an insulator layer 40, the electric conduction material layer 24, and the antiferromagnetism layer 26. Ion milling processing at this time can be performed on the same conditions with having mentioned above about drawing 2. Drawing 5 shows the condition that the insulator layer 40 was divided into the 1st and 2nd part 40a and 40b corresponding to the resist layers 42a and 42b, respectively, in the initial stage of ion milling processing. Drawing 6 shows the condition that this laminating was divided into the 1st and 2nd connection parts (electrode layer) by the separation slot 44, and TMR component Ta-Tc corresponding to magnetic tunnel junction section ATa-ATc was obtained, respectively, by being formed so that the separation slot 44 may arrive at the laminating of layers 24 and 26 at an insulator layer 22 at the time of termination of ion milling processing. The 1st connection part consists of a laminating of the parts 24a and 26a of layers 24 and 26, and is left behind in the condition of having interconnected the TMR components Ta and Tb. The 2nd connection part consists of a layer 24 and a laminating of 26 parts 24b and 26b, and is left behind in the condition of having connected with the TMR component Tc. Depth D of the separation slot 44 is not equivalent to the etching depth by ion milling, and does not increase like [in the case of drawing 21]. Therefore, the level difference of the separation slot 44 can be stopped low.

[0039] (7) Remove the resist layers 42a and 42b by the same approach with having mentioned above about drawing 2. At the ion milling process of drawing 6, as shown in drawing 11, the side-attachment-wall deposition film DP 12 as an etching product is formed in the side attachment wall of the separation slot 44. The deposition film DP 12 remains at the resist removal process of drawing 7 excluding the insulating material component of insulator layers 40a and 40b and an insulator layer 22, the metal component of layers 24 and 26, etc., without being removed while containing the resist denaturation component of Layers 42a and 42b.

However, since the residual part of the deposition film DP 12 is the edge of laminatings (electrode layer), such as Layers 24a and 26a, even if it remains, there is no component property top problem.

[0040] At the resist removal process of drawing 7, as shown in drawing 11, the resist residue R11 and R12 may remain at the edge of laminatings (electrode layer), such as a front face of insulator layers 40a and 40b, and Layers 24a and 26a. Such resist residue R11 and R12 exfoliates at a back process, serves as particle, and has a possibility of reducing the yield. Then, processing which removes the resist residue R11 and R12 as shown in drawing 12 may be performed. In this

processing, since the chemical resistance of insulator layers 40a and 40b is high, it is selectable in various drug solutions. For example, rare fluoric acid (or BHF) processing and pure-water washing processing can be performed one by one, or ammonia + hydrogen-peroxide-solution processing and pure-water washing processing can be performed one by one. By these processings, since the front face of insulator layers, such as 40a, is dissolved thinly, after the resist residue R11 and R12 has come floating, it is removed. The insulator layer which became thin [40a etc.] leaves, and can be used as some interlayer insulation films.

[0041] (8) Form in a substrate top face the interlayer insulation film 46 which covers insulator layers 40a and 40b and the separation slot 44, and consists of silicon oxide by the spatter. Since the level difference of the separation slot 44 is low as shown in drawing 6, a film defect cannot generate an insulator layer 46 easily due to the near section of the opening edge of the separation slot 44. Then, the connection holes 46a-46c corresponding to the electric conduction material layers 34a-34c of TMR component Ta-Tc are formed in an insulator layer 46 by alternative ion milling processing, respectively.

[0042] (9) an insulator layer 46 top -- the connection holes 46a-46c -- covering -- a spatter -- wiring of aluminum etc. -- public funds -- while putting a group, carry out patterning of the covering layer by alternative ion milling processing (or alternative wet etching processing), and form wiring layers 48a and 48b. Wiring layer 48a is connected to electric conduction material layer 34a of the TMR component Ta through connection hole 46a, and wiring layer 48b interconnects the electric conduction material layers 34b and 34c of the TMR components Tb and Tc through the connection holes 46b and 46c. Consequently, it means that series connection of TMR component Ta-Tc was carried out. Drawing 13 shows the connection situation of TMR component Ta-Tc, and drawing 9 corresponds to the X-X' line cross section of drawing 13.

[0043] At the process of drawing 9, since generating of the defect of an insulator layer 46 is controlled in the near section of the opening edge of the separation slot 44, a defect whom wiring layer 48b connects with antiferromagnetism layer 26a too hastily can be reduced.

[0044] According to the process of the above-mentioned operation gestalt, at the process of drawing 2, an etching terminal point is detectable with high degree of accuracy, While defecating the side attachment wall (side attachment wall of the magnetic tunnel junction section) of the separation slot 38, an insulator layer 40 covers at the process of drawing 2 -7, and the side attachment wall of the separation slot 38 can be protected from resist contamination, Since the level difference of the separation slot 44 can be made low at that resist residue is removed at the process of drawing 12, and generating of particle can be prevented, and the process of drawing 6, at the process of drawing 8, the manufacture yield of a magnetometric sensor improves for the reasons of being able to control defective generating of an insulator layer 46.

[0045] In the magnetometric sensor shown in drawing 9, actuation of TMR component Ta-Tc is the same, and explains actuation of Component Ta as a representative. Since antiferromagnetism layer 26a acts that the sense of magnetization of ferromagnetic layer 28a should be fixed, ferromagnetic layer 28a becomes the magnetization fixed bed. On the other hand, ferromagnetic layer 32a has the free sense of magnetization, and becomes a magnetization free layer.

[0046] If an external magnetic field is impressed in the flat surface of a substrate 20 in the condition of having passed the fixed current between electric conduction material layer (electrode layer) 24a and 34a, according to the sense and strength of a field, whenever [angular relation / of magnetization] will change between ferromagnetic layer 28a and 32a, and the electric resistance value between electrode layer 24a and 34a will change according to change of

whenever [such angular relation]. Therefore, field detection can be performed based on such an electric resistance value change.

[0047] Drawing 14 and 15 show the modification of the above-mentioned operation gestalt, give the same sign to the same part as drawing 1 -9, and omit detailed explanation.

[0048] The process of drawing 14 is a process which performs alternative ion milling processing for the resist layers 36a-36c as a mask after the process of drawing 1, and differs from the process of drawing 2 at the point which forms the separation slot 38 deeply so that the electric conduction material layer 24 may be reached. In this case, the TMR components Ta, Tb, and Tc will be in a part for these layers 26a1, 26a2, and the condition that the electric conduction material layer 24 has been arranged common to 26b, including respectively the part 26a1 of the layer 26 surrounded in the separation slot 38, 26a2, and 26b. The resist layers 36a-36c are similarly removed with having mentioned above about drawing 2 after ion milling processing, and cleaning milling processing is performed if needed. At the process of drawing 14, a plasma luminescence measuring method can be similarly used as an etching end point detector method with having mentioned above about drawing 2, and a high precision can detect an etching terminal point.

[0049] Next, at the process of drawing 15, the insulator layer 40 for protection and the resist layers 42a and 42b are similarly formed in a substrate top face with having mentioned above about drawing 3 -6. And the separation slot 44 separates a layer 24 into the 1st and 2nd connection parts (electrode layer) by forming so that the electric conduction material layer 24 may be reached in the separation slot 44 at an insulator layer 22 by ion milling processing which uses the resist layers 42a and 42b as a selection mask. The 1st connection part consists of partial 24a of a layer 24, and is left behind in the antiferromagnetism layer 26a1 and the condition of having interconnected 26a2. The 2nd connection part consists of partial 24b of a layer 24, and is left behind in the condition of having connected with antiferromagnetism layer 26b. Since depth D of the separation slot 44 etched the antiferromagnetism layer 26 at the process of drawing 14, it becomes small compared with the case of drawing 6. Then, the resist layers 42a and 42b are similarly removed with having mentioned above about drawing 6. And resist residue may be similarly removed from the front face of insulator layers 40a and 40b, or the edge of Layers 24a and 24b with having mentioned above about drawing 12.

[0050] Next, an interlayer insulation film 46 is similarly formed in a substrate top face with having mentioned above about drawing 8. Since the level difference of the separation slot 44 is low at this time, in an insulator layer 46, it is hard to generate a defect. After forming the connection holes 46a-46c in an insulator layer 46 similarly with having mentioned above about drawing 8, wiring layers 48a and 48b are similarly formed on an insulator layer 46 with having mentioned above about drawing 9.

[0051] According to drawing 14 and the process concerning the modification of 15, the manufacture yield of a magnetometric sensor improves like the process concerning the operation gestalt mentioned above. Moreover, the magnetometric sensor obtained operates like the magnetometric sensor shown in drawing 9.

[0052] Drawing 16 and 17 show other modifications of the operation gestalt mentioned above about drawing 1 -9, give the same sign to the same part as drawing 1 -9, and omit detailed explanation.

[0053] In drawing 16 and the modification of 17, the electric conduction material layer 24, the ferromagnetic layer 28, the tunnel barrier layer 30, the ferromagnetic layer 32, an antiferromagnetism layer, and the electric conduction material layer 34 are formed sequentially

from the bottom on an insulator layer 22 in the process corresponding to drawing 1 . Here, the antiferromagnetism layer between the ferromagnetic layer 32 and the electric conduction material layer 34 is the same as the antiferromagnetism layer 26 mentioned above, and is for using the ferromagnetic layer 32 as the magnetization fixed bed.

[0054] The process of drawing 16 is a process which forms the separation slot 38 by alternative ion milling processing which uses the resist layers 36a-36c as a mask similarly with having mentioned above about drawing 14 , and obtains TMR component Ta-Tc after the process corresponding to drawing 1 . While the antiferromagnetism layers 33a, 33b, and 33c exist, respectively under the electric conduction material layers 34a, 34b, and 34c (on the ferromagnetic layers 32a, 32b, and 32c), it differs from the process of drawing 14 at the point which will be in the condition that the electric conduction material layer 24 has been arranged common to the ferromagnetic layers 28a-28c. The resist layers 36a-36c are similarly removed with having mentioned above about drawing 2 after ion milling processing, and cleaning milling processing is performed if needed. At the process of drawing 16 , a plasma luminescence measuring method can be similarly used as an etching end point detector method with having mentioned above about drawing 2 , and a high precision can detect an etching terminal point.

[0055] Next, at the process of drawing 17 , the insulator layer 40 for protection and the resist layers 42a and 42b are similarly formed in a substrate top face with having mentioned above about drawing 3 -6. And the separation slot 44 separates a layer 24 into the 1st and 2nd connection parts (electrode layer) by forming so that the electric conduction material layer 24 may be reached in the separation slot 44 at an insulator layer 22 by ion milling processing which uses the resist layers 42a and 42b as a selection mask similarly with having mentioned above about drawing 15 . The 1st connection part consists of partial 24a of a layer 24, and is left behind in the condition of having interconnected the ferromagnetic layers 28a and 28b. The 2nd connection part consists of partial 24b of a layer 24, and is left behind in the condition of having connected with ferromagnetic layer 28c. Since an antiferromagnetism layer does not exist on the electric conduction material layer 24 (under the ferromagnetic layers 28a-28c), depth D of the separation slot 44 becomes small compared with the case of drawing 6 . Then, the resist layers 42a and 42b are similarly removed with having mentioned above about drawing 6 . And resist residue may be similarly removed from the front face of insulator layers 40a and 40b, or the edge of Layers 24a and 24b with having mentioned above about drawing 12 .

[0056] Next, an interlayer insulation film 46 is similarly formed in a substrate top face with having mentioned above about drawing 8 . Since the level difference of the separation slot 44 is low at this time, in an insulator layer 46, it is hard to generate a defect. After forming the connection holes 46a-46c in an insulator layer 46 similarly with having mentioned above about drawing 8 , wiring layers 48a and 48b are similarly formed on an insulator layer 46 with having mentioned above about drawing 9 .

[0057] According to drawing 16 and the process concerning the modification of 17, the manufacture yield of a magnetometric sensor improves like the process concerning the operation gestalt mentioned above. Moreover, the magnetometric sensor obtained operates like the magnetometric sensor shown in drawing 9 .

[0058] In addition, this invention is applicable not only to a magnetometric sensor which was described above but manufacture of TMR component application products, such as other magnetometric sensors, magnetic memory, and the magnetic head.

[0059]

[Effect of the Invention] As mentioned above, after removing the deposit deposited on the edge

of a tunnel barrier layer in the magnetic tunnel junction section on the occasion of selective etching processing according to this invention, Since an electrode layer is formed in the bottom of the magnetic tunnel junction section by selective etching processing which uses a resist layer as a selection mask where the magnetic tunnel junction section is covered by the insulator layer for protection While it can prevent that an electric short circuit and leak occur and the manufacture yield of a TMR component improves between the metal layers of the upper and lower sides of a tunnel barrier layer, the effectiveness that property degradation of a TMR component can be prevented is acquired. Moreover, in the process of this invention, since it is not necessary to perform ion milling processing in an oxidizing quality or a nitriding nature ambient atmosphere, there is also an advantage to which the detection precision of an etching terminal point does not fall.

[Translation done.]